

[Painel do utilizador](#) / [Minhas disciplinas](#) / [CPeD-LEI](#) / [Aula 05 - 01 e 05 de Abril](#)
/ [Questionário de revisão para AJUDAR no estudo para o teste 1 - não conta para a nota](#)

Iniciada segunda-feira, 11 de abril de 2022 às 14:37

Estado Terminada

Terminada segunda-feira, 11 de abril de 2022 às 15:02

Tempo gasto 25 minutos 1 segundo

Nota 28,2/33,0

Nota 17,1 num máximo de 20,0 (85%)

Pergunta **1**

Correta

Nota: 1,0 em 1,0

Sobre *Hyperthreading*, marque a alternativa menos correta:

- a. O sistema operativo pode atribuir dois processos ou duas threads ao processador com um core físico
- b. O aumento total de área do chip habilitado ao hyperthreading é de 5%
- c. Um processador ou core físico é visto pelo sistema como duas unidades lógicas de processamento
- d. Os threads ou processos atribuídos pelo sistema operativo podem vir da mesma aplicação ou de aplicações diferentes
- e. Duplica a região utilizada para processamento



A sua resposta está correta.

Resposta correta: Duplica a região utilizada para processamento

Pergunta **2**

Correta

Nota: 1,0 em 1,0

A estratégia de *switching* tem influência sobre o tempo de transmissão de uma mensagem?

- a. Não
- b. Sim, mas a influência é pequena
- c. Sim, grande influência



A sua resposta está correta.

Resposta correta:

Sim, grande influência

Pergunta 3

Parcialmente correta

Nota: 0,5 em 1,0

Sobre a taxonomia de Flynn, faça a correspondência adequada:

Em cada passo do processamento, uma instrução é aplicada sobre um só valor	SISD	✓
Em cada passo do processamento, múltiplas instruções são aplicadas sobre um só valor	MISD	✓
Em cada passo do processamento, a mesma instrução é aplicada sobre vários valores	MIMD	✗
Em cada passo do processamento, várias instruções são aplicadas sobre vários valores	SIMD	✗

A sua resposta está parcialmente correta.

Selecionou 2 respostas corretas.

A resposta correcta é:

Em cada passo do processamento, uma instrução é aplicada sobre um só valor → SISD,

Em cada passo do processamento, múltiplas instruções são aplicadas sobre um só valor → MISD,

Em cada passo do processamento, a mesma instrução é aplicada sobre vários valores → SIMD,

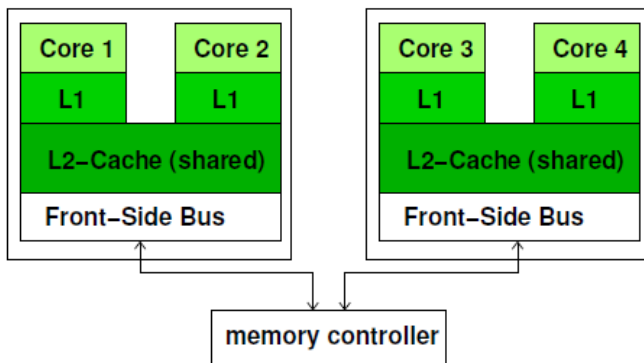
Em cada passo do processamento, várias instruções são aplicadas sobre vários valores → MIMD

Pergunta 4

Correta

Nota: 1,0 em 1,0

A figura mostra uma parte da arquitetura Intel Quad-Core Xeon. Esta arquitetura segue um desenho:



- a. Hierárquico
- b. Cache based
- c. Pipeline
- d. Misto
- e. Network based

✓

A sua resposta está correta.

Resposta correta:

Hierárquico

Pergunta **5**

Correta

Nota: 1,0 em 1,0

Se eu dividir uma computação entre meu desktop com placa NVIDIA e meu laptop, conectados à mesma rede local, que classe de sistemas paralelos vou estar a usar?

- a. Cluster homogêneo de computadores
- b. Todo o processamento será feito na GPU da placa NVIDIA
- c. Um cluster heterogêneo de computadores
- d. Construí um FPGA
- e. Multiprocessadores simétricos, se a CPU do laptop tiver pelo menos 2 cores físicos



A sua resposta está correta.

Resposta correta:

Um cluster heterogêneo de computadores

Pergunta **6**

Correta

Nota: 1,0 em 1,0

Um processo é um programa em execução, e cada processo tem sempre pelo menos um *thread*.

Selecione uma opção:

- Verdadeiro
- Falso

Resposta correta: Verdadeiro



Pergunta **7**

Correta

Nota: 1,0 em 1,0

Sobre **perfis de concorrência**, temos um programa que:

1. Coloca valores aleatórios numa matriz $n \times n$
2. Soma os valores de cada elemento da matriz, elevado ao quadrado

Qual das hipóteses abaixo terá, provavelmente, o menor tempo de execução?

- a. Execução sequencial
- b. Execução sequencial com uma variável partilhada
- c. Execução paralela com variáveis locais e acumulação somente no final
- d. Execução paralela com uma variável partilhada onde é acumulada a soma
- e. Execução paralela e soma manual pelo utilizador



A sua resposta está correta.

Resposta correta:

Execução paralela com variáveis locais e acumulação somente no final

Pergunta **8**

Correta

Nota: 1,0 em 1,0

O *overclock* do processador aumenta o consumo de energia proporcionalmente ao aumento da frequência de relógio.

Selecione uma opção:

- Verdadeiro
- Falso

Resposta correta: Falso

Pergunta **9**

Correta

Nota: 1,0 em 1,0

Os efeitos da cooperação e da coordenação de *threads* podem ser diferentes na concorrência e no paralelismo.

Selecione uma opção:

- Verdadeiro
- Falso

Resposta correta: Verdadeiro



Pergunta **10**

Correta

Nota: 1,0 em 1,0

Sobre Redes de Interconexão, faça a correspondência adequada:

Número de nós adjacentes a um nó

Grau do nó



Distância máxima entre quaisquer dois nós da rede

Diâmetro



Número mínimo de nós que devem ser removidos para desconectar a rede

Conectividade de nós



A sua resposta está correta.

A resposta correcta é:

Número de nós adjacentes a um nó → Grau do nó,

Distância máxima entre quaisquer dois nós da rede → Diâmetro,

Número mínimo de nós que devem ser removidos para desconectar a rede → Conectividade de nós

Pergunta **11**

Correta

Nota: 1,0 em 1,0

Nos processadores multi-núcleo com desenho hierárquico, os cores partilham diversas caches.

Selecione uma opção:

Verdadeiro

Falso

Resposta correta: Verdadeiro

Pergunta **12**

Correta

Nota: 1,0 em 1,0

Sobre a **distribuição dos elementos de um vetor** para processamento paralelo, faça a correspondência adequada:

Os elementos 1 a 10 vão para o core 1, os elementos 11 a 20 vão para o core 2

Distribuição simples de blocos



Os elementos 1 a 4 vão para o core 1, os elementos 5 a 8 vão para o core 2, os elementos 9 a 12 vão para o core 1, os elementos 13 a 16 vão para o core 2

Distribuição cíclica de blocos



O elemento 1 vai para o core 1, o elemento 2 vai para o core 2, o elemento 3 vai para o core 1, o elemento 4 vai para o core 2

Distribuição cíclica



A sua resposta está correta.

A resposta correcta é:

Os elementos 1 a 10 vão para o core 1, os elementos 11 a 20 vão para o core 2 → Distribuição simples de blocos,

Os elementos 1 a 4 vão para o core 1, os elementos 5 a 8 vão para o core 2, os elementos 9 a 12 vão para o core 1, os elementos 13 a 16 vão para o core 2 → Distribuição cíclica de blocos,

O elemento 1 vai para o core 1, o elemento 2 vai para o core 2, o elemento 3 vai para o core 1, o elemento 4 vai para o core 2 → Distribuição cíclica

Pergunta **13**

Correta

Nota: 1,0 em 1,0

Sobre a **granularidade** das aplicações de computação paralela, faça a correspondência adequada:

O servidor web faz multi-threading e usa cores físicos diferentes para atender diferentes utilizadores

Paralelismo task-level



Numa multiplicação de matrizes, divide-se as matrizes em blocos menores que são multiplicados em paralelo

Paralelismo instruction-level



Ao aumentar o tamanho da palavra de memória, o processamento é realizado com menos instruções

Paralelismo bit-level



A sua resposta está correta.

A resposta correcta é:

O servidor web faz multi-threading e usa cores físicos diferentes para atender diferentes utilizadores → Paralelismo task-level,

Numa multiplicação de matrizes, divide-se as matrizes em blocos menores que são multiplicados em paralelo → Paralelismo instruction-level,

Ao aumentar o tamanho da palavra de memória, o processamento é realizado com menos instruções → Paralelismo bit-level

Pergunta **14**

Correta

Nota: 1,0 em 1,0

Assinale as duas alternativas mais corretas:

- a. O desempenho medido de um processador pode ser diferente se estiver a trabalhar com números reais ou com números inteiros ✓
- b. Antes de 2003 não era possível fazer *overclock* ao processador
- c. O crescente número de transístores cria barreiras à paralelização ao nível de instruções (ILP)
- d. O tempo de acesso à memória DRAM não acompanhou o crescimento na velocidade dos processadores e isso cria uma barreira ✓ de desempenho
- e. O tempo de acesso à memória SRAM não acompanhou o crescimento na velocidade dos processadores e isso cria uma barreira de desempenho

A sua resposta está correta.

Respostas corretas:

O desempenho medido de um processador pode ser diferente se estiver a trabalhar com números reais ou com números inteiros,

O tempo de acesso à memória DRAM não acompanhou o crescimento na velocidade dos processadores e isso cria uma barreira de desempenho

Pergunta **15**

Correta

Nota: 1,0 em 1,0

A integração de caches no chip da CPU não melhora o problema da barreira de memória (*Memory Wall*), porque continua sendo memória com desvantagem no tempo de acesso em relação à velocidade da CPU.

Selecione uma opção:

- Verdadeiro
- Falso ✓

Resposta correta: Falso

Pergunta **16**

Incorreta

Nota: 0,0 em 1,0

A computação paralela comercial existe desde o início da história da computação.

Selecione uma opção:

- Verdadeiro ✗
- Falso

Resposta correta: Falso

Pergunta **17**

Correta

Nota: 1,0 em 1,0

Sobre processos e *threads*, faça a correspondência adequada:

Processos concorrentes mas não paralelos	Multitasking	✓
Fazem <i>context switch</i> através do escalonamento do sistema	Processos	✓
Têm um espaço próprio de endereçamento	Processos	✓
Fluxos de computações do mesmo programa	Threads	✓
Têm um espaço partilhado de endereçamento	Threads	✓
Programas em execução	Processos	✓

A sua resposta está correta.

A resposta correcta é:

Processos concorrentes mas não paralelos → Multitasking,

Fazem *context switch* através do escalonamento do sistema → Processos,

Têm um espaço próprio de endereçamento → Processos,

Fluxos de computações do mesmo programa → Threads,

Têm um espaço partilhado de endereçamento → Threads,

Programas em execução → Processos

Pergunta **18**

Correta

Nota: 1,0 em 1,0

Assinale a alternativa menos correta sobre caches:

- a. O processador sempre verifica se o dado requisitado está na cache antes de tentar aceder à memória RAM
- b. Em sistemas multi-núcleos, cada acesso de leitura deve retornar o valor mais recentemente escrito
- c. Tipicamente são utilizados vários níveis de cache, onde o L1 é o nível mais pequeno, rápido e caro e está mais próximo do processamento
- d. Em sistemas multi-núcleos, cada núcleo deve ter uma visão coerente do sistema de memória (cache + RAM)
- e. Caches são memórias DRAM mais pequenas e embebidas no chip do processador

A sua resposta está correta.

Resposta correta:

Caches são memórias DRAM mais pequenas e embebidas no chip do processador

Pergunta **19**

Correta

Nota: 1,0 em 1,0

VLSI significa:

- a. Informação em muito larga escala (Big Data)
- b. Interface de software de carga virtual
- c. Sistemas integrados de carga virtual
- d. Sistemas de informação em muito larga escala
- e. Integração em muito larga escala



A sua resposta está correta.

Resposta correta:

Integração em muito larga escala

Pergunta **20**

Correta

Nota: 1,0 em 1,0

Qual a ordem correta desde o nível de abstração mais baixo até ao mais elevado?

- a. Modelos de programação paralela, Modelos computacionais paralelos, Modelos de arquiteturas paralelas, Modelos de máquinas paralelas
- b. Modelos de programação paralela, Modelos de máquinas paralelas, Modelos computacionais paralelos, Modelos de arquiteturas paralelas
- c. Modelos computacionais paralelos, Modelos de programação paralela, Modelos de máquinas paralelas, Modelos de arquiteturas paralelas
- d. Modelos de máquinas paralelas, Modelos computacionais paralelos, Modelos de arquiteturas paralelas, Modelos de programação paralela
- e. Modelos de máquinas paralelas, Modelos de arquiteturas paralelas, Modelos computacionais paralelos, Modelos de programação paralela



A sua resposta está correta.

Resposta correta:

Modelos de máquinas paralelas, Modelos de arquiteturas paralelas, Modelos computacionais paralelos, Modelos de programação paralela

Pergunta **21**

Correta

Nota: 1,0 em 1,0

Sobre **níveis de paralelismo**, faça a correspondência adequada:

Passar vários vídeos por uma série de filtros de software

Modelo de paralelismo em pipelining



Reciclagem de *threads*

Modelo de um pool de tarefas



As *threads* usam uma estrutura de dados comum

Modelo Produtor-Consumidor



Uma *thread* recebe as solicitações dos clientes e os atende de forma concorrente ou paralela

Modelo cliente-servidor



Uma única *thread* cria *threads workers* e lhes atribui computações

Modelo master-slave



A sua resposta está correta.

A resposta correcta é:

Passar vários vídeos por uma série de filtros de software → Modelo de paralelismo em pipelining,

Reciclagem de *threads* → Modelo de um pool de tarefas,

As *threads* usam uma estrutura de dados comum → Modelo Produtor-Consumidor,

Uma *thread* recebe as solicitações dos clientes e os atende de forma concorrente ou paralela → Modelo cliente-servidor,

Uma única *thread* cria *threads workers* e lhes atribui computações → Modelo master-slave

Pergunta **22**

Correta

Nota: 1,0 em 1,0

Assinale a alternativa menos correta:

- a. O processamento de uma instrução não é afetado pelo tamanho do chip da CPU ✓
- b. O aumento do número de transístores por área de um chip provoca maior desperdício de energia
- c. O *overclock* pode causar que uma instrução demore mais ciclos de relógio para executar
- d. A distância entre os componentes de um chip é uma preocupação dos projetistas
- e. Devido à crescente disparidade entre a redução do tempo de acesso à RAM e o aumento da frequência de relógio da CPU, o tempo de acesso à RAM contado em ciclos de relógio aumentou entre 1990 e 2003 mais de 30 vezes

A sua resposta está correta.

Resposta correta:

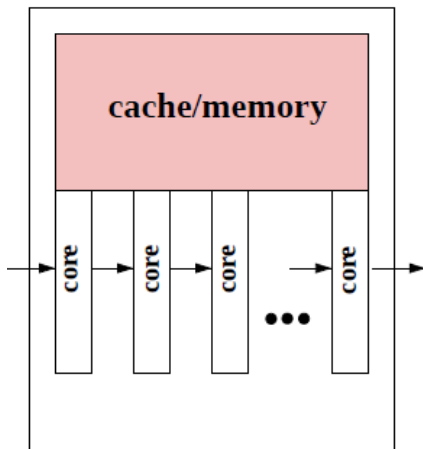
O processamento de uma instrução não é afetado pelo tamanho do chip da CPU

Pergunta **23**

Correta

Nota: 1,0 em 1,0

A arquitetura mostrada na figura é um desenho:



- a. *Pipeline*
- b. *Network based*
- c. *Hierárquico*
- d. *Misto*
- e. *Cache based*



A sua resposta está correta.

Resposta correta:

Pipeline

Pergunta **24**

Correta

Nota: 1,0 em 1,0

Sobre memória, faça a correspondência adequada:

Menor tempo de acesso	SRAM	✓
Menor custo por kilobyte	DRAM	✓
Cache	SRAM	✓
RAM	DRAM	✓
Maior área por kilobyte	SRAM	✓

A sua resposta está correta.

A resposta correcta é:

Menor tempo de acesso → SRAM,

Menor custo por kilobyte → DRAM,

Cache → SRAM,

RAM → DRAM,

Maior área por kilobyte → SRAM



Pergunta **25**

Correta

Nota: 1,0 em 1,0

Sobre **distribuição de dados** para processamento paralelo, faça a correspondência adequada:

Somente os dados atribuídos a uma unidade de processamento ficam na memória local

Memória distribuída



Todos os dados ficam na mesma memória

Memória partilhada



É necessário um padrão para evitar que cada core ou processador aceda a dados que deveriam ser manipulados por outra unidade de processamento

Memória partilhada



Cada processador só pode aceder aos dados que lhe foram atribuídos

Memória distribuída



A sua resposta está correta.

A resposta correcta é:

Somente os dados atribuídos a uma unidade de processamento ficam na memória local → Memória distribuída,

Todos os dados ficam na mesma memória → Memória partilhada,

É necessário um padrão para evitar que cada core ou processador aceda a dados que deveriam ser manipulados por outra unidade de processamento → Memória partilhada,

Cada processador só pode aceder aos dados que lhe foram atribuídos → Memória distribuída

Pergunta **26**

Incorreta

Nota: 0,0 em 1,0

Sobre *loops* paralelos, faça a correspondência adequada:

As instruções sem inter-dependência são separadas e podem ser paralelizadas

Paralelismo DOALL



Todas as instruções podem ser executadas paralelamente

Loop paralelismo



A sua resposta está incorreta.

A resposta correcta é:

As instruções sem inter-dependência são separadas e podem ser paralelizadas → Loop distribuído,

Todas as instruções podem ser executadas paralelamente → Paralelismo DOALL

Pergunta **27**

Correta

Nota: 1,0 em 1,0

Sobre **paralelização de programas**, faça a correspondência adequada:

Minimizar <i>overheads</i> tais como custos de comunicação	Orquestração e Mapeamento dos processos aos cores	✓
Especificação das dependências das tarefas	Decomposição das computações	✓
Escalonamento	Atribuição das tarefas aos processos	✓
<i>Load balancing</i>	Atribuição das tarefas aos processos	✓

A sua resposta está correta.

A resposta correcta é:

Minimizar *overheads* tais como custos de comunicação → Orquestração e Mapeamento dos processos aos cores,

Especificação das dependências das tarefas → Decomposição das computações,

Escalonamento → Atribuição das tarefas aos processos,

Load balancing → Atribuição das tarefas aos processos

Pergunta **28**

Correta

Nota: 1,0 em 1,0

Sobre a forma como as *tasks* de uma computação decomposta se comunicam, faça a associação correta:

Sistemas de <i>shared memory</i>	Variáveis na memória	✓
Sistemas de <i>distributed memory</i>	Comunicação pela rede	✓

A sua resposta está correta.

A resposta correcta é: Sistemas de *shared memory* → Variáveis na memória,

Sistemas de *distributed memory* → Comunicação pela rede

Pergunta **29**

Correta

Nota: 1,0 em 1,0

Sobre *multithreading*, faça a correspondência adequada:

Alterna implicitamente para o próximo processador virtual após cada instrução.

Fine-grained multithreading



Oculto a demora no acesso à memória ao simular um número fixo de processadores virtuais para cada processador físico.

Fine-grained multithreading



Alterna entre processadores virtuais somente nas maiores interrupções, tal como um *miss* na cache de nível 2.

Coarse-grained multithreading



A sua resposta está correta.

A resposta correcta é:

Alterna implicitamente para o próximo processador virtual após cada instrução. → Fine-grained multithreading,

Oculto a demora no acesso à memória ao simular um número fixo de processadores virtuais para cada processador físico. → Fine-grained multithreading,

Alterna entre processadores virtuais somente nas maiores interrupções, tal como um *miss* na cache de nível 2. → Coarse-grained multithreading

Pergunta **30**

Parcialmente correta

Nota: 0,7 em 1,0

Sobre programação distribuída e programação paralela, faça a correspondência adequada:

Sistemas autónomos diferentes

Programação distribuída



Um problema é particionado por vários processadores

Programação paralela



Usa servidores remotos que podem por sua vez dividir o trabalho para vários processadores

Programação distribuída



A meta é processar o problema total o mais rápido possível

Programação paralela



Geralmente usa sistemas operativos iguais

Programação distribuída



Geralmente usa sistemas operativos diferentes

Programação paralela



A sua resposta está parcialmente correta.

Selecionou 4 respostas corretas.

A resposta correcta é:

Sistemas autónomos diferentes → Programação distribuída,

Um problema é particionado por vários processadores → Programação paralela,

Usa servidores remotos que podem por sua vez dividir o trabalho para vários processadores → Programação distribuída,

A meta é processar o problema total o mais rápido possível → Programação paralela,

Geralmente usa sistemas operativos iguais → Programação paralela,

Geralmente usa sistemas operativos diferentes → Programação distribuída



Pergunta **31**

Parcialmente correta

Nota: 0,5 em 1,0

Assinale as razões que tornam a computação paralela mais complexa que a computação sequencial.

- a. Exigência de hardware auto-configurável
- b. Aumento de erros potenciais na programação paralela
- c. Exigência de linguagens de programação específicas
- d. Dificuldade em dividir uma computação sequencial em sub-computações paralelas
- e. Exigência de mais de um computador



A sua resposta está parcialmente correta.

Selecionou 1 respostas corretas.

Respostas corretas:

Dificuldade em dividir uma computação sequencial em sub-computações paralelas,

Aumento de erros potenciais na programação paralela

Pergunta **32**

Parcialmente correta

Nota: 0,5 em 1,0

Sobre **correção em computação paralela**, faça a correspondência adequada:

Deve-se evitar ter múltiplos resultados conforme a ordem em que os processos ou *threads* executam

O output não deve ser o mesmo quando o código é executado em paralelo e quando é executado sequencialmente

Devemos escrever nossos programas de forma a que o entrelaçamento das instruções não afete o resultado



O output deve ser sempre o mesmo nas execuções em paralelo

A sua resposta está parcialmente correta.

Selecionou 1 respostas corretas.

A resposta correcta é:

Deve-se evitar ter múltiplos resultados conforme a ordem em que os processos ou *threads* executam

→ O output deve ser o mesmo se o código não for executado em paralelo,

Devemos escrever nossos programas de forma a que o entrelaçamento das instruções não afete o resultado

→ O output deve ser sempre o mesmo nas execuções em paralelo



Pergunta **33**

Incorreta

Nota: 0,0 em 1,0

Faça a correspondência adequada sobre Redes de Interconexão:

Estratégia de switching (chaveamento)	Redes Estáticas	✘
Os nós são conectados ponto a ponto	Topologia da rede	✘
Os nós têm switches intermédios que fazem a conexão entre eles	Topologia da rede	✘
Seleção do caminho	Modo de transmissão	✘
Estrutura geométrica das conexões	Algoritmo de encaminhamento	✘

A sua resposta está incorreta.

A resposta correcta é:

Estratégia de switching (chaveamento) → Modo de transmissão,

Os nós são conectados ponto a ponto → Redes Estáticas,

Os nós têm switches intermédios que fazem a conexão entre eles → Redes dinâmicas,

Seleção do caminho → Algoritmo de encaminhamento,

Estrutura geométrica das conexões → Topologia da rede

[◀ Auto-avaliação sobre Modelos e Bibliotecas de Programação Paralela Parte 2 - Não conta para a nota](#)

Ir para...